

** NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The frequency converter which changes into an intermediate frequency signal the RF signal by which the M phase phase modulation was carried out, The quasi-synchronous detection mold demodulator which carries out a digital recovery after changing said intermediate frequency signal into baseband signaling with the fixed oscillator into which it is inputted by rectangular phase discriminator and this rectangular phase discriminator, The frequency of said intermediate frequency signal M multiplying M multiplier to carry out and the 1st counting-down circuit which carries out dividing (MxN) of the output signal of said M multiplier, The 2nd counting-down circuit which carries out N dividing of the frequency of said fixed oscillator, and the phase detector which detects the delta frequency of the output signal of said 1st counting-down circuit, and the output signal of said 2nd counting-down circuit, The voltage controlled oscillator by which it is inputted into said frequency converter and an oscillation frequency is controlled based on the output voltage from said phase detector, The error rate detector which detects the error rate of the data to which it restored with said quasi-synchronous detection mold demodulator, With a comparator [a predetermined reference value / error rate / which was acquired with said error rate detector], when said error rate does not exceed a predetermined reference value When the oscillation frequency of said voltage controlled oscillator is controlled only based on the output voltage from said phase detector and said error rate exceeds a predetermined reference value Automatic frequency control equipment characterized by having a means to control the oscillation frequency of said voltage controlled oscillator based on the output voltage currently outputted to said voltage controlled oscillator when said error rate did not exceed a predetermined reference value.

[Claim 2] The frequency converter which changes into an intermediate frequency signal the RF signal by which the M phase phase modulation was carried out, The quasi-synchronous detection mold demodulator which carries out a digital recovery after changing said intermediate frequency signal into baseband signaling with the fixed oscillator into which it is inputted by rectangular phase discriminator and this rectangular phase discriminator, The frequency of said intermediate frequency signal M multiplying M multiplier to carry out and the 1st counting-down circuit which carries out dividing (MxN) of the output signal of said M multiplier, The 2nd counting-down circuit which carries out N dividing of the frequency of said fixed oscillator, and the phase detector which detects the delta frequency of the output signal of said 1st counting-down circuit, and the output signal of said 2nd counting-down circuit, The voltage controlled oscillator by which it is inputted into said frequency converter and an oscillation frequency is controlled based on the output voltage from said phase detector, The synchronous judging machine with which said quasi-synchronous detection mold demodulator judges whether it has restored to data correctly, and sends out a sweep control signal corresponding to this judgment result, The sweep generator which outputs the scanning signal to which the sweep of the center frequency of said voltage controlled oscillator is carried out based on this sweep control signal to said voltage controlled oscillator, The error rate detector which detects the error rate of the data to which it restored with said quasi-synchronous detection mold demodulator, and when said error rate does not exceed a predetermined reference value When the oscillation frequency of said voltage controlled oscillator is controlled only based on the output voltage from said phase detector and said error rate exceeds a predetermined reference value Automatic frequency control equipment characterized by having a means to control the oscillation frequency of said voltage controlled oscillator based on the output voltage currently outputted to said voltage controlled oscillator when said error rate did not exceed a predetermined reference value.

[Claim 3] A synchronous judging machine is automatic frequency control equipment according to claim 2 characterized by carrying out a synchronous judging based on the error rate information detected with the error rate detector.

[Claim 4] A synchronous judging machine is automatic frequency control equipment according to claim 2 characterized by judging and carrying out the synchronous judging of whether said phase-locked loop circuit is carrying out phase simulation based on the phase error signal outputted from the phase-locked loop circuit which constitutes said quasi-synchronous detection mold demodulator.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the improvement approach of frequency control when the C/N ratio of the intermediate frequency signal by which digital modulation was carried out especially is low about the automatic frequency control equipment for stabilizing the carrier frequency of the intermediate frequency signal which is inputted into the digital demodulator circuit which restores to digital modulation signals, such as a multiple-value QAM modulating signal and a polyphase phase-modulation signal, and by which digital modulation was carried out.

[0002]

[Description of the Prior Art] Generally the AM method and FM modulation technique are used for the modulation technique of current and television broadcasting. However, by recently, the ground digital broadcast and satellite digital broadcast by the multiple-value QAM modulation technique or the polyphase phase modulation system are also considered.

[0003] In order to receive the RF signal by which digital modulation was generally carried out and to restore to data with a digital demodulator, to stabilize the carrier frequency of the digital modulation signal inputted into a digital demodulator is needed.

[0004] For example, in a satellite broadcasting service receiver, since the drift of the about **several MHz frequency from a station of BS converter may be carried out, when carrying out frequency conversion of the digital modulation signal to an intermediate frequency signal and inputting it into a digital demodulator, in order to absorb this drift and to stabilize the carrier frequency of an intermediate frequency signal, automatic frequency control equipment (it is hereafter described as AFC equipment) is required for it. Conventional AFC equipment is shown in drawing 4.

[0005] In drawing 4, the RF signal by which digital modulation was carried out is changed into an intermediate frequency signal by the frequency converter 41, and is inputted into the digital demodulator 43 through the intermediate frequency band-pass filter 42. In the digital demodulator 43, the subcarrier of an intermediate frequency signal is reproduced by the subcarrier regenerative circuit 44, and data get over. On the other hand, in the subcarrier extract circuit 45, after the subcarrier of the intermediate frequency signal outputted from the intermediate frequency band-pass filter 42 is extracted, N dividing of the carrier frequency is carried out by the counting-down circuit 46, and it is inputted into a phase detector 47. In a phase detector 47, the delta frequency of the output signal of the criteria oscillator 48 with an oscillation frequency equal to 1 for N of the nominal frequency of the subcarrier of an intermediate frequency signal and the output signal of a counting-down circuit 46 is detected. And the oscillation frequency of the voltage controlled oscillator 49 inputted into a frequency converter 41 by the output signal of a phase detector 47 is controlled, and the carrier frequency of an intermediate frequency signal is controlled in agreement with a frequency twice [N] the frequency [that is,] of the criteria oscillator 48, and the nominal frequency of the subcarrier of an intermediate frequency signal.

[0006]

[Problem(s) to be Solved by the Invention] With the configuration of the above-mentioned conventional example, in order to reproduce the subcarrier of an intermediate frequency signal in the subcarrier regenerative circuit 44 of the digital demodulator 43, it is necessary to stop the delta frequency of the carrier frequency of the intermediate frequency signal inputted into the digital demodulator 43, and the clock frequency of the subcarrier regenerative circuit 44 few. For that purpose, it is necessary to raise the stability of the clock frequency of the subcarrier regenerative circuit 44, and an oscillator with high stability is [temperature stability / of the criteria oscillator 48] needed also for the subcarrier regenerative circuit 44 with the criteria oscillator 48. And when carrier frequency of an intermediate frequency signal was made high, a frequency precision so severe to the criteria oscillator 48 was required, and it had the trouble that a severe frequency precision was required with temperature stability, in the subcarrier regenerative circuit 44. Furthermore, since the criteria oscillator 48 is used besides the oscillator of the subcarrier regenerative circuit 44 in the digital demodulator 43, two oscillators are required.

[0007] Furthermore, if the phase noise of the subcarrier extracted by the noise which increased in the subcarrier extract circuit 45 when the C/N ratio of an intermediate frequency signal fell rapidly also increases and dividing of the big subcarrier of a phase noise is carried out with a counting-down circuit 46 when having restored to data normally with the digital demodulator 43, the frequency of the output signal of a counting-down circuit 46 will come to increase compared with the time with a sufficient C/N ratio. Therefore, though the frequency was stabilized by automatic frequency control (it is hereafter described as AFC) when the C/N ratio of an intermediate frequency signal fell, the carrier frequency of the stable intermediate frequency signal is stabilized in the place [one / N times the frequency of reference frequency] shifted. And this gap becomes large while the C/N ratio of an intermediate frequency signal falls. Thus, the fall of the C/N ratio of an intermediate frequency signal becomes the factor which makes recovery actuation of the digital demodulator 43 unstable.

[0008] While this invention was made in view of this point, removes the fault which the above-mentioned conventional example has and solves the problem of the frequency stability of an intermediate frequency signal required for a digital demodulator also to fluctuation of the C/N ratio of an intermediate frequency signal, it aims at offering the AFC equipment which makes a criteria oscillator unnecessary.

[0009]

[Means for Solving the Problem] In order to attain this purpose with the AFC equipment of this invention The frequency converter which changes into an intermediate frequency signal the RF signal by which the M phase phase modulation was carried out, The quasi-synchronous detection mold demodulator which carries out a digital recovery after changing into baseband signaling with the fixed oscillator into which said intermediate frequency signal is inputted by rectangular phase discriminator and this rectangular phase discriminator, The frequency of said intermediate frequency signal M multiplying M multiplier to carry out and the 1st counting-down circuit which carries out dividing ($M \times N$) of the output signal of said M multiplier, The 2nd counting-down circuit which carries out N dividing of the frequency of said fixed oscillator, and the output signal of said 1st counting-down circuit, The phase detector which detects a delta frequency with the output signal of said 2nd counting-down circuit, The voltage controlled oscillator by which it is inputted into said frequency converter and an oscillation frequency is controlled based on the output voltage from said phase detector, The error rate detector which detects the error rate of the data to which it restored with said quasi-synchronous detection mold demodulator, With a comparator [a predetermined reference value / error rate / which was acquired with said error rate detector], when said error rate does not exceed a predetermined reference value When the oscillation frequency of said voltage controlled oscillator is controlled only based on the output voltage from said phase detector and said error rate exceeds a predetermined reference value It consists of means to control the oscillation frequency of said voltage controlled oscillator based on the output voltage currently outputted to said voltage controlled oscillator in said ***** when not exceeding a predetermined reference value.

[0010]

[Function] With the AFC equipment by this invention, 1 for N of the carrier frequency of an intermediate frequency signal frequency and one frequency for N of the oscillation frequency of a fixed oscillator are first compared by M multiplier, the 1st counting-down circuit, the 2nd counting-down circuit, and the phase detector, and the oscillation frequency of a voltage controlled oscillator is controlled by the condition that the C/N ratio of an intermediate frequency signal is large so that both frequencies are in agreement. Therefore, the delta frequency of the carrier frequency of an intermediate frequency signal and the frequency of the fixed oscillator of a quasi-synchronous detection mold demodulator serves as zero, and recovery actuation of a quasi-synchronous detection mold demodulator is extremely carried out to stability.

[0011] In the condition that the C/N ratio of an intermediate frequency signal is low, the carrier frequency of an intermediate frequency signal comes to shift from the oscillation frequency of a fixed oscillator by the noise, and this gap becomes so large that the C/N ratio of an intermediate frequency signal becomes low. In an error rate detector, although the fall of a C/N ratio is detected as an increment in an error rate, if an error rate exceeds a predetermined reference value, as compared with a predetermined reference value (for example, the carrier frequency of an intermediate frequency signal shifts from the oscillation frequency of a fixed oscillator by the fall of a C/N ratio, and it is defined as the error rate corresponding to the C/N ratio of the intermediate frequency signal with which this gap comes to influence recovery actuation of a quasi-synchronous detection mold demodulator), the following control means will be taken in this detected error rate.

[0012] When the error rate detected does not exceed a predetermined reference value, while controlling the oscillation frequency of a voltage controlled oscillator only based on the output voltage from a phase detector, it saves updating periodically the output voltage data from the phase detector currently impressed to the voltage controlled oscillator. And when an error rate exceeds a predetermined reference value, based on the saved output voltage data, the oscillation frequency of said voltage controlled oscillator is controlled.

[0013] Thus, the carrier frequency of an intermediate frequency signal shifts from the oscillation frequency of a fixed oscillator greatly, and he is trying for recovery actuation of a quasi-synchronous detection mold demodulator not to become unstable by the rapid fall of the C/N ratio of an intermediate frequency signal by controlling a voltage controlled oscillator.

[0014]

[Example] Hereafter, the example of this invention is explained based on a drawing.

[0015] Drawing 1 is the block block diagram of the automatic frequency control equipment (it is hereafter described as AFC equipment) concerning the 1st example of this invention. The frequency converter which changes into an intermediate frequency signal the RF signal with which the M phase phase modulation of 11 was carried out, An intermediate frequency band-pass filter and 13 12 A quasi-synchronous detection mold demodulator, a fixed oscillator with an oscillation frequency almost equal [14] to the nominal frequency of an intermediate frequency signal, As for 10, the rectangular phase detector of the quasi-synchronous detection mold demodulator 13 and 15 the frequency of an intermediate frequency signal M multiplying M multiplier to carry out, The counting-down circuit with which 16 carries out dividing ($M \times N$) of the frequency of the output signal of the M multiplier 15, The counting-down circuit with which 116 carries out N dividing of the frequency of the fixed oscillator 14, the phase detector with which 17 detects the delta frequency of the output signal of a counting-down circuit 16, and the output signal of a counting-down circuit 116, The loop filter with which 18 equalizes the output signal from a phase detector 17, The voltage controlled oscillator with which 19 is inputted into a frequency converter 11, and an oscillation frequency is controlled by output voltage of a loop filter 18, The error rate detector which detects the error rate of the data which restored to 100 with the quasi-synchronous detection mold demodulator 13, A comparator [the predetermined reference value A / information / for which 101 was detected with the error rate detector 100 / error rate], 102 is an adder which a microprocessor and 103 add a D/A converter, and 104 adds the output voltage of a loop filter 18,

and the output voltage of D/A converter 103, and is inputted into a voltage controlled oscillator 19.

[0016] The actuation is explained about the AFC equipment constituted as mentioned above. First, the RF signal by which the M phase phase modulation was carried out is changed into an intermediate frequency signal by the frequency converter 11, and with the intermediate frequency band-pass filter 12, after excessive spurious signals other than an intermediate frequency signal are removed, it is inputted into the quasi-synchronous detection mold demodulator 13. In the quasi-synchronous detection mold demodulator 13, data get over, after changing into baseband signaling with the fixed oscillator 14 into which the inputted intermediate frequency signal is inputted by the rectangular phase discriminator 10 and this rectangular phase discriminator 10.

[0017] However, if the carrier frequency of an intermediate frequency signal is greatly shifted from the frequency of the fixed oscillator 14, in the quasi-synchronous detection mold demodulator 13, it will become impossible to take the phase simulation to a subcarrier, and data will not get over correctly.

[0018] On the other hand, by inputting into the M multiplier 15 the intermediate frequency signal which passed the intermediate frequency band-pass filter 12, and carrying out the frequency of an intermediate frequency signal M multiplying, a frequency is M times the carrier frequency of an intermediate frequency signal, and the non-modulating signal with which the M phase phase modulation component was removed is acquired. Furthermore, the non-modulating signal which has the frequency of 1 for N of the carrier frequency of an intermediate frequency signal is acquired by carrying out dividing ($M \times N$) of this non-modulating signal with a counting-down circuit 16.

[0019] On the other hand, the signal of 1 for N of the fixed oscillator 14 is acquired for a frequency by inputting the frequency of the fixed oscillator 14 of the quasi-synchronous detection mold demodulator 13 into a counting-down circuit 116. And in a phase detector 17, the delta frequency of the frequency of 1 for N of the carrier frequency of an intermediate frequency signal and the frequency of 1 for N of the oscillation frequency of the fixed oscillator 14 is detected. The output signal of a phase detector 17 is equalized, it is inputted into a voltage controlled oscillator 19 through an adder 104, and the oscillation frequency of a voltage controlled oscillator 19 is controlled by the loop filter 18.

[0020] Here, since the oscillation frequency of a voltage controlled oscillator 19 is controlled through a loop filter 18 so that the carrier frequency of an intermediate frequency signal and the oscillation frequency of the fixed oscillator 14 become equal so that the frequency of the output signal of a counting-down circuit 16 and the frequency of the output signal of a counting-down circuit 116 become equal namely, the carrier frequency of the oscillation frequency [the carrier frequency of the intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 13 and] of the fixed oscillator 14 of an intermediate frequency signal corresponds in AFC control loop's frequency drawing-in within the limits.

[0021] However, if it falls from predetermined C / N -ary as for which that the carrier frequency of the intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 13 and the oscillation frequency of the fixed oscillator 14 are in agreement is the case that a C/N ratio is comparatively high and which has a C/N ratio. The dividing precision of the frequency by the counting-down circuit 16 deteriorates by the noise included in an intermediate frequency signal, and, generally the output signal with which the frequency of the output signal by the counting-down circuit 16 has a frequency higher than the presumed frequency by which simple count is carried out from a division ratio ($M \times N$) as a C/N ratio falls is acquired. Therefore, a gap of the carrier frequency of an intermediate frequency signal and the oscillation frequency of the fixed oscillator 14 becomes large as it falls from predetermined C / N -ary with a C/N ratio.

[0022] After being changed into baseband signaling by the rectangular phase discriminator 10 and the fixed oscillator 14, the data recovery of the intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 13 is carried out. In the process in which the error of recovery data is corrected with an error correction decoder (not shown), the error rate of recovery data is detected by the error rate detector 100, and this detected error rate is sent to a comparator 101 as error rate information. A comparator 101 compares error rate information with the predetermined reference value A. And in spite of carrying out AFC control, a gap of the carrier frequency of an intermediate frequency signal and the oscillation frequency of the fixed oscillator 14 becomes large, and this reference value A is made into the error rate corresponding to the C/N ratio of an intermediate frequency signal which a problem produces in recovery actuation of the quasi-synchronous detection mold demodulator 13, for example. If the error rate exceeding this reference value A is detected by the comparator 101, it will be judged as that which fell from predetermined C / N -ary with a C/N ratio, and a control signal A will be sent out to a microprocessor 102 from a comparator 101.

[0023] In the microprocessor 102, while a C/N ratio is comparatively high and the control signal A is not sent out from a comparator 101, it saves, updating the output voltage value of a loop filter 18 periodically. And if a C/N ratio falls and a control signal A is observed, the difference electrical-potential-difference value $V3 (=V1-V2)$ with the output voltage value $V2$ of the loop filter 18 when the output voltage value $V1$ and C/N ratio of the loop filter 18 saved when a C/N ratio was comparatively high fall and the control signal A is observed will be calculated, and the difference electrical-potential-difference value $V3$ will be outputted to an adder 104 through D/A converter 103. In an adder 104, in addition to the output voltage value $V2$ of a loop filter 18, the difference electrical-potential-difference value $V3$ is added, and the electrical-potential-difference value $V1$ is impressed to a voltage controlled oscillator 19. Therefore, even if the C/N ratio of an intermediate frequency signal falls to a voltage controlled oscillator 19, the output voltage of the loop filter 18 when a C/N ratio is always high will be impressed to it, and it prevents that the gap of the carrier frequency of an intermediate frequency signal and the oscillation frequency of the fixed oscillator 14 accompanying the fall of the C/N ratio of an intermediate frequency signal becomes large.

[0024] As mentioned above, according to the 1st example Though the carrier frequency of the RF signal by which the M phase phase modulation was carried out is carrying out the drift from nominal frequency, since the carrier frequency of the intermediate frequency signal by which the M phase phase modulation was carried out on the basis of the oscillation frequency of the fixed oscillator 14 of the quasi-synchronous detection mold demodulator 13 is

stabilized, The carrier frequency of the intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 13 and the oscillation frequency of the fixed oscillator 14 are in agreement, and recovery actuation of the quasi-synchronous detection mold demodulator 13 is stabilized extremely.

[0025] And since it is controlled by the carrier frequency of an intermediate frequency signal, and the oscillation frequency of the fixed oscillator 14 mostly in agreement even if the C/N ratio of an intermediate frequency signal falls and the dividing precision of a counting-down circuit 16 deteriorates, the stability of recovery actuation of the quasi-synchronous detection mold demodulator 13 is maintained at the time of low C / N.

[0026] Moreover, even when the condition which normal recovery actuation of the quasi-synchronous detection mold demodulator 13 halted that the C/N ratio of an intermediate frequency signal is recovered after that occurs by the rapid and extreme fall of the C/N ratio of an intermediate frequency signal, since the oscillation frequency at the time of low C / N of a voltage controlled oscillator 19 is held at the condition almost near an oscillation frequency when a C/N ratio is high, it can do recovery time amount of recovery actuation of the quasi-synchronous detection mold demodulator 13 early.

[0027] Furthermore, even if it makes carrier frequency of an intermediate frequency signal high while it becomes unnecessary for the carrier frequency of the intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 13 to make severe the precision and stability of an oscillation frequency of the fixed oscillator 14 since AFC control is carried out so that it may always be in agreement with the oscillation frequency of the fixed oscillator 14, it does not have to make severe the precision and stability of an oscillation frequency of the fixed oscillator 14 in proportion to it.

[0028] And since it serves as the function as a local oscillator inputted into the function and the rectangular phase detector 10 as reference frequency of the AFC control with one fixed oscillator 14, it is effective in a criteria oscillator like the conventional example being omissible.

[0029] Drawing 2 is the block block diagram of the AFC equipment concerning the 2nd example of this invention. The frequency converter which changes into an intermediate frequency signal the RF signal with which the M phase phase modulation of 21 was carried out, An intermediate frequency band-pass filter and 23 22 A quasi-synchronous detection mold demodulator, a fixed oscillator with an oscillation frequency almost equal [24] to the nominal frequency of an intermediate frequency signal, As for 20, the rectangular phase detector of the quasi-synchronous detection mold demodulator 23 and 25 the frequency of an intermediate frequency signal M multiplying M multiplier to carry out, The counting-down circuit with which 26 carries out dividing (MxN) of the frequency of the output signal of the M multiplier 25, The counting-down circuit with which 226 carries out N dividing of the frequency of the fixed oscillator 24, the phase detector with which 27 detects the delta frequency of the output signal of a counting-down circuit 26, and the output signal of a counting-down circuit 226, The loop filter with which 28 equalizes the output signal from a phase detector 27, The voltage controlled oscillator with which 29 is inputted into a frequency converter 21, and an oscillation frequency is controlled by output voltage of a loop filter 28, The error rate detector which detects the error rate of the data which restored to 200 with the quasi-synchronous detection mold demodulator 23, 201 the error rate information detected with the error rate detector 200 The predetermined reference value A The comparator in comparison with B, the sweep generator to which 205 carries out the compulsion sweep of the oscillation frequency of a voltage controlled oscillator 29, The adder with which a microprocessor and 203 add a D/A converter and, as for 206, 202 adds the output voltage of a sweep generator 205, and the output voltage of D/A converter 203, 204 is an adder which adds the output voltage of a loop filter 28, and the output voltage of an adder 206, and is inputted into a voltage controlled oscillator 29.

[0030] The actuation is explained about the AFC equipment constituted as mentioned above. First, the RF signal by which the M phase phase modulation was carried out is changed into an intermediate frequency signal by the frequency converter 21, and with the intermediate frequency band-pass filter 22, after excessive spurious signals other than an intermediate frequency signal are removed, it is inputted into the quasi-synchronous detection mold demodulator 23. In the quasi-synchronous detection mold demodulator 23, data get over, after changing into baseband signaling with the fixed oscillator 24 into which the inputted intermediate frequency signal is inputted by the rectangular phase discriminator 20 and this rectangular phase discriminator 20. However, if the carrier frequency of an intermediate frequency signal is greatly shifted from the frequency of the fixed oscillator 24, in the quasi-synchronous detection mold demodulator 23, it will become impossible to take the phase simulation to a subcarrier, and data will not get over correctly.

[0031] On the other hand, the intermediate frequency signal which passed the intermediate frequency band-pass filter 22 is inputted into the M multiplier 25. By carrying out the frequency of an intermediate frequency signal M multiplying, the non-modulating signal with which the M phase phase modulation component was removed for the frequency by M times of the carrier frequency of an intermediate frequency signal is acquired. Furthermore, the non-modulating signal which has the frequency of 1 for N of the carrier frequency of an intermediate frequency signal is acquired by carrying out dividing (MxN) of this non-modulating signal with a counting-down circuit 26.

[0032] On the other hand, the signal of 1 for N of the fixed oscillator 24 is acquired for a frequency by inputting the frequency of the fixed oscillator 24 of the quasi-synchronous detection mold demodulator 23 into a counting-down circuit 226. And in a phase detector 27, the delta frequency of the frequency of 1 for N of the carrier frequency of an intermediate frequency signal and the frequency of 1 for N of the oscillation frequency of the fixed oscillator 24 is detected. The output signal of a phase detector 27 is equalized, it is inputted into a voltage controlled oscillator 29, and the oscillation frequency of a voltage controlled oscillator 29 is controlled by the loop filter 28.

[0033] Here, since the oscillation frequency of a voltage controlled oscillator 29 is controlled through a loop filter 28 so that the carrier frequency of an intermediate frequency signal and the oscillation frequency of the fixed oscillator 24 become equal so that the frequency of the output signal of a counting-down circuit 26 and the frequency of the output signal of a counting-down circuit 226 become equal namely, the carrier frequency of the oscillation frequency [the carrier frequency of the intermediate frequency signal inputted into the quasi-synchronous detection mold

demodulator 23 and] of the fixed oscillator 24 of an intermediate frequency signal corresponds in AFC control loop's frequency drawing-in within the limits.

[0034] However, if it falls from predetermined C/N -ary as for which that the carrier frequency of the intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 23 and the oscillation frequency of the fixed oscillator 24 are in agreement is the case that a C/N ratio is comparatively high and which has a C/N ratio. The dividing precision of the frequency by the counting-down circuit 26 deteriorates by the noise included in an intermediate frequency signal, and, generally the output signal with which the frequency of the output signal by the counting-down circuit 26 has a frequency higher than the presumed frequency by which simple count is carried out from a division ratio ($M \times N$) as a C/N ratio falls is acquired. Therefore, a gap of the carrier frequency of an intermediate frequency signal and the oscillation frequency of the fixed oscillator 24 becomes large as it falls from predetermined C/N -ary with a C/N ratio.

[0035] After being changed into baseband signaling by the rectangular phase discriminator 20 and the fixed oscillator 24, the data recovery of the intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 23 is carried out. In the process in which the error of recovery data is corrected with an error correction decoder (not shown), the error rate of recovery data is detected by the error rate detector 200, and this detected error rate is sent to a comparator 201 as error rate information. A comparator 201 compares error rate information with the predetermined reference value A and a reference value B. And in spite of carrying out AFC control, a gap of the carrier frequency of an intermediate frequency signal and the oscillation frequency of the fixed oscillator 24 becomes large, and this reference value A is made into the error rate corresponding to the C/N ratio of an intermediate frequency signal which a problem produces in recovery actuation of the quasi-synchronous detection mold demodulator 23, for example. If the error rate exceeding this reference value A is detected by the comparator 201, it will be judged as that which fell from predetermined C/N -ary with a C/N ratio, and a control signal A will be sent out to a microprocessor 202.

[0036] A reference value B is made into the error rate detected with the error rate detector 200 when the quasi-synchronous detection mold demodulator 23 has not restored to data correctly, if the error rate equivalent to this reference value B is detected by the comparator 201, it will generate a scanning signal by sending out a sweep control signal to a sweep generator 205 based on the above-mentioned sweep control signal in a sweep generator 205, and it carries out the compulsion sweep of the oscillation frequency of a voltage controlled oscillator 29 through an adder 206 and an adder 204. By the initial state, if the carrier frequency of an intermediate frequency signal is outside the frequency drawing-in range of an AFC control loop and the carrier frequency of an intermediate frequency signal is greatly shifted from the oscillation frequency of the fixed oscillator 24, it will become impossible to take the phase simulation to a subcarrier in the quasi-synchronous detection mold demodulator 23, and data will not get over correctly. At this time, a sweep control signal is sent out to a sweep generator 205 from a comparator 201, and in a sweep generator 205, a scanning signal is generated based on the above-mentioned sweep control signal, the compulsion sweep of the oscillation frequency of a voltage controlled oscillator 29 is carried out through adders 206 and 204, the phase simulation to the subcarrier of an intermediate frequency signal can be taken within the quasi-synchronous detection mold demodulator 23, and the compulsion sweep of the oscillation frequency of a voltage controlled oscillator 29 is carried out until data get over correctly.

[0037] In the microprocessor 202, while a C/N ratio is comparatively high and the control signal A is not sent out from a comparator 201, it saves, updating the output voltage value of a loop filter 28 periodically. And if a C/N ratio falls and a control signal A is observed, the difference electrical-potential-difference value $V3 (=V1-V2)$ with the output voltage value $V2$ of the loop filter 28 when the output voltage value $V1$ and C/N ratio of the loop filter 28 saved when a C/N ratio was comparatively high fall and the control signal A is observed will be calculated, and the difference electrical-potential-difference value $V3$ will be inputted into an adder 204 through D/A converter 203. In an adder 204, in addition to the output voltage value $V2$ of a loop filter 28, the difference electrical-potential-difference value $V3 (=V1-V2)$ is added, and the electrical-potential-difference value $V1$ is impressed to a voltage controlled oscillator 29. Therefore, even if the C/N ratio of an intermediate frequency signal falls to a voltage controlled oscillator 29, the output voltage of the loop filter 28 when a C/N ratio is always high will be impressed to it, and it prevents that the gap of the carrier frequency of an intermediate frequency signal and the oscillation frequency of the fixed oscillator 24 accompanying the fall of the C/N ratio of an intermediate frequency signal becomes large.

[0038] As mentioned above, according to the 2nd example Though the carrier frequency of the RF signal by which the M phase phase modulation was carried out is carrying out the drift from nominal frequency, since the carrier frequency of the intermediate frequency signal by which the M phase phase modulation was carried out on the basis of the oscillation frequency of the fixed oscillator 24 of the quasi-synchronous detection mold demodulator 23 is stabilized, The carrier frequency of the intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 23 and the oscillation frequency of the fixed oscillator 24 are in agreement, and recovery actuation of the quasi-synchronous detection mold demodulator 23 is stabilized extremely.

[0039] And since it is controlled by the carrier frequency of an intermediate frequency signal, and the oscillation frequency of the fixed oscillator 24 mostly in agreement even if the C/N ratio of an intermediate frequency signal falls and the dividing precision of a counting-down circuit 26 deteriorates, the stability of recovery actuation of the quasi-synchronous detection mold demodulator 23 is maintained at the time of low C/N .

[0040] Moreover, even when the condition that normal recovery actuation of the quasi-synchronous detection mold demodulator 23 stops, and the C/N ratio of an intermediate frequency signal is recovered after that occurs by the rapid and extreme fall of the C/N ratio of an intermediate frequency signal, since the oscillation frequency in the time of low C/N of a voltage controlled oscillator 29 is held at the condition almost near an oscillation frequency when a C/N ratio is high, it can do recovery time amount of recovery actuation of the quasi-synchronous detection mold demodulator 23 early.

[0041] Furthermore, even if it makes carrier frequency of an intermediate frequency signal high while it becomes unnecessary for the carrier frequency of the intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 23 to make severe the precision and stability of an oscillation frequency of the fixed oscillator 24 since AFC control is carried out so that it may always be in agreement with the oscillation frequency of the fixed oscillator 24, it does not have to make severe the precision and stability of an oscillation frequency of the fixed oscillator 24 in proportion to it.

[0042] And since it serves as the function as a local oscillator inputted into the function and the rectangular phase detector 20 as reference frequency of the AFC control with one fixed oscillator 24, it is effective in a criteria oscillator like the conventional example being omissible. Moreover, the drawing-in range of AFC is expandable by forming the sweep generator 205 which outputs a ** mark signal for an error rate by the comparator 201 as compared with a reference value B.

[0043] Drawing 3 is the block block diagram of the AFC equipment concerning the 3rd example of this invention, and is drawing about the sending-out approach of the sweep control signal in the quasi-synchronous detection mold demodulator 23 especially in the example of drawing 2. 33 a fixed oscillator and 30 for a quasi-synchronous detection mold demodulator and 34 A rectangular phase detector, The error rate detector which detects the error rate of the data which restored to 300 with the quasi-synchronous detection mold demodulator 33, A comparator [the predetermined reference value A / information / for which 301 was detected with the error rate detector 300 / error rate]; 310 is a synchronous judging machine which judges whether the quasi-synchronous detection mold demodulator 33 is right, and the phase-locked loop circuit of the quasi-synchronous detection mold demodulator 33 and 311 have restored to data based on the phase error signal outputted from the phase-locked loop circuit 310.

[0044] Actuation of the AFC equipment constituted as mentioned above is explained. The intermediate frequency signal inputted into the quasi-synchronous detection mold demodulator 33 is changed into the baseband signaling of an I-axis and a Q-axis with the rectangular phase discriminator 30 and the fixed oscillator 34. The error (a frequency error and phase error) of the frequency and phase of the subcarrier of an intermediate frequency signal, and the frequency and phase of the fixed oscillator 34 is included in this baseband signaling, and, generally the circuit which removes these errors from baseband signaling is included in the quasi-synchronous detection mold demodulator 33. And the circuit which removes a phase error is the phase-locked loop circuit 310.

[0045] Therefore, the phase detector (not shown) is contained in the phase-locked loop circuit 310, a phase error is detected by this phase detector, this phase error is equalized with a loop filter (not shown), and the synchronous judging machine 311 is provided with it as a phase error signal. With the synchronous judging vessel 311, based on the offered phase error signal [whether the phase error is removed from baseband signaling in the phase-locked loop circuit 310, and] Namely, since it is judged as that with which the phase-locked loop circuit 310 does not synchronize when it is over the reference level which judges whether the phase-locked loop circuit 310 synchronizes, and has a phase error signal The quasi-synchronous detection mold demodulator 33 is also judged to be what has not restored to data correctly, and sends out a sweep control signal to a sweep generator 205.

[0046] On the other hand, when the phase-locked loop circuit 310 synchronizes, the error rate detector 300 detects the error rate of recovery data, and this error rate information is compared with a reference value A. The actuation which will judge it as that which fell from predetermined C / N-ary with a C/N ratio if the error rate exceeding this reference value A is detected by the comparator 301, and sends out a control signal A to a microprocessor 202 is the same as the example of drawing 2.

[0047] As mentioned above, according to the 3rd example, in addition to the effectiveness of the 2nd example, since the synchronous detection by the phase-locked loop circuit 310 has early detection time, the synchronous establishment time amount of the quasi-synchronous detection mold demodulator 33 is shortened.

[0048]

[Effect of the Invention] As mentioned above, according to this invention, the following effectiveness is demonstrated.

[0049] (1) Since the carrier frequency of the intermediate frequency signal by which the M phase phase modulation was carried out on the basis of the oscillation frequency of the fixed oscillator of a quasi-synchronous detection mold demodulator is stabilized, recovery actuation of a quasi-synchronous detection mold demodulator is stabilized extremely.

[0050] (2) Since AFC control is carried out so that the carrier frequency of an intermediate frequency signal and the oscillation frequency of the fixed oscillator of a quasi-synchronous detection mold demodulator may be in agreement, the frequency precision or frequency stability which are required of a fixed oscillator do not need to be severe.

[0051] (3) Since it is controlled by the carrier frequency of an intermediate frequency signal, and the oscillation frequency of a fixed oscillator mostly in agreement even if the C/N ratio of an intermediate frequency signal falls and the dividing precision of a counting-down circuit deteriorates, the stability of recovery actuation of a quasi-synchronous detection mold demodulator is maintained at the time of low C / N.

[0052] (4) Even when the condition that normal recovery actuation of a quasi-synchronous detection mold demodulator stops, and the C/N ratio of an intermediate frequency signal is recovered after that occurs by the rapid and extreme fall of the C/N ratio of an intermediate frequency signal, since the oscillation frequency at the time of low C / N of a voltage controlled oscillator is held at the condition almost near an oscillation frequency when a C/N ratio is high, it can do recovery time amount of recovery actuation of a quasi-synchronous detection mold demodulator early.

[0053] (5) Since the fixed oscillator of a quasi-synchronous detection mold demodulator has been criteria, a criteria oscillator is omissible.

[0054] (6) The drawing-in range of AFC is expandable by sending out a sweep control signal from a comparator or a synchronous judging machine, and forming the sweep generator which carries out the sweep of the center frequency of a voltage controlled oscillator.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-15482

(43) 公開日 平成7年(1995)1月17日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 27/22				
H 0 3 J 7/02		8523-5K		
H 0 4 L 27/38		9297-5K	H 0 4 L 27/ 22	Z

審査請求 未請求 請求項の数4 O L (全 11 頁)

(21) 出願番号 特願平5-144603

(22) 出願日 平成5年(1993)6月16日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 阪 博

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 尾関 浩明

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 浦田 和直

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 小鍛冶 明 (外2名)

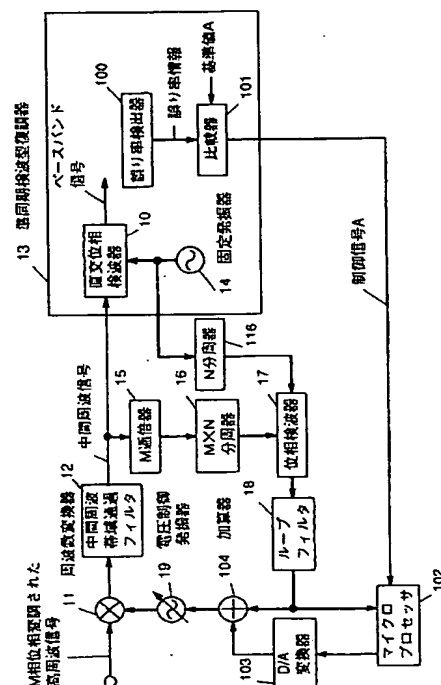
最終頁に続く

(54) 【発明の名称】 自動周波数制御装置

(57) 【要約】

【目的】 準同期検波型復調器の固定発振器をAFC制御の基準周波数とするとともに、C/N比の低下によるAFC精度の低下を防止し、低C/N時での動作を安定化する。

【構成】 中間周波信号をベースバンド信号に変換した後、デジタル復調する準同期検波型復調器13と、中間周波信号の周波数をM逓倍するM逓倍器15と、この出力信号を分周する分周器16と、固定発振器14の周波数を分周する分周器116と、分周器16の出力と分周器116の出力との周波数差を検出する位相検波器17と、位相検波器17からの出力電圧に基づいて発振周波数が制御される電圧制御発振器19と、誤り検出器100で検出された誤り率情報を基準値Aと比較する比較器101と、該比較結果に基づき電圧制御発振器19への印加電圧を制御するマイクロプロセッサ102とで構成される。



【特許請求の範囲】

【請求項 1】 M 相位相変調された高周波信号を中間周波信号に変換する周波数変換器と、前記中間周波信号を、直交位相検波器と該直交位相検波器に入力される固定発振器とでベースバンド信号に変換した後、ディジタル復調する準同期検波型復調器と、前記中間周波信号の周波数を M 通倍する M 通倍器と、前記 M 通倍器の出力信号を $(M \times N)$ 分周する第 1 の分周器と、前記固定発振器の周波数を N 分周する第 2 の分周器と、前記第 1 の分周器の出力信号と前記第 2 の分周器の出力信号との周波数差を検出する位相検波器と、前記周波数変換器に入力され、前記位相検波器からの出力電圧に基づいて発振周波数が制御される電圧制御発振器と、前記準同期検波型復調器で復調されたデータの誤り率を検出する誤り率検出器と、前記誤り率検出器で得られた誤り率を所定の基準値と比較する比較器と、前記誤り率が所定の基準値を越えないときには、前記位相検波器からの出力電圧のみに基づいて前記電圧制御発振器の発振周波数を制御し、前記誤り率が所定の基準値を越えたときには、前記誤り率が所定の基準値を越えないときに前記電圧制御発振器に出力されていた出力電圧に基づいて前記電圧制御発振器の発振周波数を制御する手段とを備えたことを特徴とする自動周波数制御装置。

【請求項 2】 M 相位相変調された高周波信号を中間周波信号に変換する周波数変換器と、前記中間周波信号を、直交位相検波器と該直交位相検波器に入力される固定発振器とでベースバンド信号に変換した後、ディジタル復調する準同期検波型復調器と、前記中間周波信号の周波数を M 通倍する M 通倍器と、前記 M 通倍器の出力信号を $(M \times N)$ 分周する第 1 の分周器と、前記固定発振器の周波数を N 分周する第 2 の分周器と、前記第 1 の分周器の出力信号と前記第 2 の分周器の出力信号との周波数差を検出する位相検波器と、前記周波数変換器に入力され、前記位相検波器からの出力電圧に基づいて発振周波数が制御される電圧制御発振器と、前記準同期検波型復調器が正しくデータを復調しているか否かを判定し、この判定結果に対応して掃引制御信号を送出する同期判定器と、該掃引制御信号に基づいて前記電圧制御発振器の中心周波数を掃引させる掃引信号を前記電圧制御発振器へ出力する掃引信号発生器と、前記準同期検波型復調器で復調されたデータの誤り率を検出する誤り率検出器と、前記誤り率が所定の基準値を越えないときには、前記位相検波器からの出力電圧のみに基づいて前記電圧制御発振器の発振周波数を制御し、前記誤り率が所定の基準値を越えた時には、前記誤り率が所定の基準値を越えないときに前記電圧制御発振器に出力されていた出力電圧に基づいて前記電圧制御発振器の発振周波数を制御する手段とを備えたことを特徴とする自動周波数制御装置。

【請求項 3】 同期判定器は、誤り率検出器で検出された

誤り率情報に基づいて同期判定することを特徴とする請求項 2 記載の自動周波数制御装置。

【請求項 4】 同期判定器は、前記準同期検波型復調器を構成する位相同期ループ回路から出力される位相誤差信号に基づいて、前記位相同期ループ回路が位相同期しているか否かを判定し同期判定することを特徴とする請求項 2 記載の自動周波数制御装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、多値 QAM 変調信号や多相位相変調信号などのディジタル変調信号を復調するディジタル復調回路に入力されるディジタル変調された中間周波信号の搬送波周波数を安定化するための自動周波数制御装置に関し、特に、ディジタル変調された中間周波信号の C/N 比が低いときの周波数制御の改善方法に関するものである。

【0002】

【従来の技術】 現在、テレビ放送の変調方式には AM 変調方式や FM 変調方式が一般的に用いられている。しかし、最近では多値 QAM 変調方式や多相位相変調方式による地上ディジタル放送や衛星ディジタル放送も考えられている。

【0003】 一般にディジタル変調された RF 信号を受信し、ディジタル復調器でデータを復調するには、ディジタル復調器に入力されるディジタル変調信号の搬送波周波数を安定化することが必要とされる。

【0004】 例えば、衛星放送受信機では BS コンバータの局発周波数は \pm 数 MHz 程度ドリフトする可能性があるため、ディジタル変調信号を中間周波信号に周波数変換してディジタル復調器に入力する時に、このドリフトを吸収して中間周波信号の搬送波周波数を安定化するためには自動周波数制御装置（以下、AFC 装置と記す）が必要である。図 4 に従来の AFC 装置を示す。

【0005】 図 4 において、ディジタル変調された高周波信号は周波数変換器 41 により中間周波信号に変換され、中間周波帯域通過フィルタ 42 を介して、ディジタル復調器 43 に入力される。ディジタル復調器 43 では搬送波再生回路 44 により中間周波信号の搬送波が再生され、データが復調される。一方、搬送波抽出回路 45 では中間周波帯域通過フィルタ 42 から出力された中間周波信号の搬送波が抽出された後、分周器 46 により搬送波周波数が N 分周され、位相検波器 47 に入力される。位相検波器 47 では発振周波数が中間周波信号の搬送波の公称周波数の N 分の一に等しい基準発振器 48 の出力信号と、分周器 46 の出力信号との周波数差が検出される。そして、位相検波器 47 の出力信号により周波数変換器 41 に入力される電圧制御発振器 49 の発振周波数が制御される。しかも、中間周波信号の搬送波周波数が、基準発振器 48 の周波数の N 倍の周波数、つまり中間周波信号の搬送波の公称周波数と一致するように制

御される。

【0006】

【発明が解決しようとする課題】上記従来例の構成では、デジタル復調器43の搬送波再生回路44で中間周波信号の搬送波が再生されるためには、デジタル復調器43に入力される中間周波信号の搬送波周波数と搬送波再生回路44の動作周波数との周波数差を少なく抑える必要がある。そのためには基準発振器48の温度安定度と共に、搬送波再生回路44の動作周波数の安定度を高める必要があり、基準発振器48とともに搬送波再生回路44にも安定度の高い発振器が必要になる。しかも、中間周波信号の搬送波周波数を高くすると、それだけ基準発振器48には厳しい周波数精度が要求され、搬送波再生回路44には温度安定度と共に、厳しい周波数精度が要求されるという問題点を有していた。更に、デジタル復調器43内にある搬送波再生回路44の発振器以外にも、基準発振器48を用いているので、発振器が2個必要である。

【0007】更に、デジタル復調器43で正常にデータを復調しているときに、中間周波信号のC/N比が急激に低下すると、増大した雑音により搬送波抽出回路45で抽出された搬送波の位相雑音も増大し、位相雑音の大きな搬送波を分周器46で分周すると、分周器46の出力信号の周波数はC/N比が良い時に比べて増加するようになる。従って、中間周波信号のC/N比が低下すると、自動周波数制御（以下、AFCと記す）で周波数が安定化されていたとしても、安定化された中間周波信号の搬送波周波数は基準周波数のN倍の周波数からずれたところで安定化される。しかも、このずれは中間周波信号のC/N比が低下するとともに大きくなる。このように中間周波信号のC/N比の低下はデジタル復調器43の復調動作を不安定にする要因となる。

【0008】本発明はかかる点に鑑みてなされたもので、上記従来例のもつ欠点を除去し、中間周波信号のC/N比の変動に対しても、デジタル復調器に必要な中間周波信号の周波数安定度の問題を解決するとともに、基準発振器を不要にするAFC装置を提供することを目的とする。

【0009】

【課題を解決するための手段】この目的を達成するために本発明のAFC装置では、M相位相変調された高周波信号を中間周波信号に変換する周波数変換器と、前記中間周波信号を直交位相検波器と該直交位相検波器に入力される固定発振器とでベースバンド信号に変換した後、デジタル復調する準同期検波型復調器と、前記中間周波信号の周波数をM逡倍するM逡倍器と、前記M逡倍器の出力信号を(M×N)分周する第1の分周器と、前記固定発振器の周波数をN分周する第2の分周器と、前記第1の分周器の出力信号と、前記第2の分周器の出力信号との周波数差を検出する位相検波器と、前記周波数変

換器に入力され、前記位相検波器からの出力電圧に基づいて発振周波数が制御される電圧制御発振器と、前記準同期検波型復調器で復調されたデータの誤り率を検出する誤り率検出器と、前記誤り率検出器で得られた誤り率を所定の基準値と比較する比較器と、前記誤り率が所定の基準値を越えないときには、前記位相検波器からの出力電圧のみに基づいて前記電圧制御発振器の発振周波数を制御し、前記誤り率が所定の基準値を越えたときには、前記誤り率が所定の基準値を越えないときに前記電圧制御発振器に出力されていた出力電圧に基づいて前記電圧制御発振器の発振周波数を制御する手段とで構成される。

【0010】

【作用】本発明によるAFC装置では、中間周波信号のC/N比が大きい状態では、まずM逡倍器、第1の分周器、第2の分周器および位相検波器により中間周波信号の搬送波周波数のN分の1周波数と固定発振器の発振周波数のN分の1周波数が比較され、両周波数が一致するように電圧制御発振器の発振周波数が制御される。従って、中間周波信号の搬送波周波数と準同期検波型復調器の固定発振器の周波数との周波数差が零となり、準同期検波型復調器の復調動作は極めて安定に行なわれる。

【0011】中間周波信号のC/N比が低い状態では、雑音により中間周波信号の搬送波周波数は固定発振器の発振周波数からずれるようになり、このずれは中間周波信号のC/N比が低くなる程大きくなる。誤り率検出器ではC/N比の低下は誤り率の増加として検出されるが、この検出された誤り率を所定の基準値（例えば、C/N比の低下により中間周波信号の搬送波周波数が固定発振器の発振周波数からずれて、このずれが準同期検波型復調器の復調動作に影響するようになる中間周波信号のC/N比に対応する誤り率と定義する）と比較し、誤り率が所定の基準値を越えると次のような制御手段がとられる。

【0012】検出される誤り率が所定の基準値を越えないときには、位相検波器からの出力電圧のみに基づいて電圧制御発振器の発振周波数を制御するとともに、電圧制御発振器に印加されている位相検波器からの出力電圧データを定期的に更新しながら保存しておく。そして、誤り率が所定の基準値を越えたときには、保存してある出力電圧データに基づいて前記電圧制御発振器の発振周波数を制御する。

【0013】このように電圧制御発振器を制御することにより、中間周波信号のC/N比の急激な低下により、中間周波信号の搬送波周波数が固定発振器の発振周波数から大きくずれて準同期検波型復調器の復調動作が不安定にならないようにしている。

【0014】

【実施例】以下、本発明の実施例を図面をもとに説明する。

【0015】図1は本発明の第1の実施例に係る自動周波数制御装置（以下、AFC装置と記す）のブロック構成図である。11はM相位相変調された高周波信号を中間周波信号に変換する周波数変換器、12は中間周波帯域通過フィルタ、13は準同期検波型復調器、14は発振周波数が中間周波信号の公称周波数にほぼ等しい固定発振器、10は準同期検波型復調器13の直交位相検波器、15は中間周波信号の周波数をM通倍するM通倍器、16はM通倍器15の出力信号の周波数を($M \times N$)分周する分周器、116は固定発振器14の周波数をN分周する分周器、17は分周器16の出力信号と分周器116の出力信号との周波数差を検出する位相検波器、18は位相検波器17からの出力信号を平均化するループフィルタ、19は周波数変換器11に輸入され、ループフィルタ18の出力電圧により発振周波数が制御される電圧制御発振器、100は準同期検波型復調器13で復調されたデータの誤り率を検出する誤り率検出器、101は誤り率検出器100で検出された誤り率情報を所定の基準値Aと比較する比較器、102はマイクロプロセッサ、103はD/A変換器、104はループフィルタ18の出力電圧とD/A変換器103の出力電圧を加算し、電圧制御発振器19に輸入する加算器である。

【0016】以上のように構成されたAFC装置について、その動作を説明する。まず、M相位相変調された高周波信号は周波数変換器11により中間周波信号に変換され、中間周波帯域通過フィルタ12では中間周波信号以外の余分なスプリアス信号が除かれた後、準同期検波型復調器13に輸入される。準同期検波型復調器13では、入力された中間周波信号を直交位相検波器10と該直交位相検波器10に輸入される固定発振器14とでベースバンド信号に変換した後、データが復調される。

【0017】しかし、中間周波信号の搬送波周波数が固定発振器14の周波数と大きくずれていると、準同期検波型復調器13では搬送波に対する位相同期がとれなくなり、正しくデータが復調されない。

【0018】一方、中間周波帯域通過フィルタ12を通過した中間周波信号は、M通倍器15に輸入され、中間周波信号の周波数をM通倍することにより、周波数が中間周波信号の搬送波周波数のM倍で、M相位相変調成分が除去された無変調信号が得られる。更に、この無変調信号を分周器16で($M \times N$)分周することにより中間周波信号の搬送波周波数のN分の1の周波数を有する無変調信号が得られる。

【0019】一方、準同期検波型復調器13の固定発振器14の周波数を分周器116に輸入することにより、周波数が固定発振器14のN分の1の信号が得られる。そして、位相検波器17では、中間周波信号の搬送波周波数のN分の1の周波数と、固定発振器14の発振周波数のN分の1の周波数との周波数差が検出される。ループ

フィルタ18では位相検波器17の出力信号が平均化され、加算器104を介して電圧制御発振器19に輸入されて電圧制御発振器19の発振周波数が制御される。

【0020】ここで、分周器16の出力信号の周波数と分周器116の出力信号の周波数とが等しくなるように、すなわち、中間周波信号の搬送波周波数と固定発振器14の発振周波数とが等しくなるように電圧制御発振器19の発振周波数はループフィルタ18を介して制御されるので、中間周波信号の搬送波周波数がAFC制御ループの周波数引き込み範囲内では、準同期検波型復調器13に輸入される中間周波信号の搬送波周波数と固定発振器14の発振周波数とは一致する。

【0021】但し、準同期検波型復調器13に輸入される中間周波信号の搬送波周波数と固定発振器14の発振周波数とが一致するのはC/N比が比較的高い場合であり、C/N比がある所定C/N値より低下すると、中間周波信号に含まれる雑音により分周器16による周波数の分周精度が劣化し、一般的には分周器16による出力信号の周波数はC/N比が低下するに従い分周比($M \times N$)から単純計算される推定周波数より高い周波数を有する出力信号が得られる。従って、C/N比がある所定C/N値より低下するに従い中間周波信号の搬送波周波数と固定発振器14の発振周波数のずれは大きくなる。

【0022】準同期検波型復調器13に輸入された中間周波信号は直交位相検波器10と固定発振器14とによりベースバンド信号に変換された後、データ復調される。復調データの誤りが誤り訂正復号器（図示せず）で訂正される過程で、復調データの誤り率が誤り率検出器100で検出され、この検出された誤り率は誤り率情報として比較器101に送られる。比較器101では誤り率情報を所定の基準値Aと比較する。そして、例えばこの基準値Aを、AFC制御されているにもかかわらず中間周波信号の搬送波周波数と固定発振器14の発振周波数のずれが大きくなり、準同期検波型復調器13の復調動作に問題が生じるような中間周波信号のC/N比に対応する誤り率とする。この基準値Aを越える誤り率が比較器101で検出されればC/N比がある所定C/N値より低下したものと判断し、比較器101からマイクロプロセッサ102に制御信号Aが送出される。

【0023】マイクロプロセッサ102では、C/N比が比較的高く比較器101から制御信号Aが送出されていない間は、ループフィルタ18の出力電圧値を定期的に更新しながら保存しておく。そして、C/N比が低下し制御信号Aが観測されると、C/N比が比較的高いときに保存してあったループフィルタ18の出力電圧値V1とC/N比が低下し制御信号Aが観測されているときのループフィルタ18の出力電圧値V2との差電圧値V3(=V1-V2)を計算し、その差電圧値V3をD/A変換器103を介して加算器104に出力する。加算器104ではループフィルタ18の出力電圧値V2に加

えて差電圧値 V_3 が加算され、電圧制御発振器 19 には電圧値 V_1 が印加される。従って、電圧制御発振器 19 には、中間周波信号の C/N 比が低下しても常に C/N 比の高いときのループフィルタ 18 の出力電圧が印加されることとなり、中間周波信号の C/N 比の低下に伴う中間周波信号の搬送波周波数と固定発振器 14 の発振周波数のずれが大きくなるのを防止する。

【0024】以上のように、第 1 の実施例によれば、 M 相位相変調された高周波信号の搬送波周波数が公称周波数からドリフトしているとしても準同期検波型復調器 13 の固定発振器 14 の発振周波数を基準にして M 相位相変調された中間周波信号の搬送波周波数が安定化されるため、準同期検波型復調器 13 に入力される中間周波信号の搬送波周波数と固定発振器 14 の発振周波数とは一致し、準同期検波型復調器 13 の復調動作は極めて安定化される。

【0025】しかも、中間周波信号の C/N 比が低下し、分周器 16 の分周精度が劣化しても、中間周波信号の搬送波周波数と固定発振器 14 の発振周波数とはほぼ一致するように制御されるので、準同期検波型復調器 13 の復調動作の安定性が低 C/N 時においても維持される。

【0026】また、中間周波信号の C/N 比の急激で極端な低下により、準同期検波型復調器 13 の正常な復調動作が一時停止した、その後中間周波信号の C/N 比が快復するような状態が発生するような場合でも、電圧制御発振器 19 の低 C/N 時の発振周波数は C/N 比が高いときの発振周波数にほぼ近い状態に保持されているため、準同期検波型復調器 13 の復調動作の快復時間を早くできる。

【0027】更に、準同期検波型復調器 13 に入力される中間周波信号の搬送波周波数は、常に固定発振器 14 の発振周波数と一致するように AFC 制御されるので、固定発振器 14 の発振周波数の精度および安定度を厳しくする必要がなくなると同時に、中間周波信号の搬送波周波数を高くしたとしても、それに比例して固定発振器 14 の発振周波数の精度および安定度を厳しくする必要がない。

【0028】しかも、一つの固定発振器 14 で AFC 制御の基準周波数としての機能と直交位相検波器 10 に入力される局部発振器としての機能を兼ねているので、従来例のような基準発振器を省略できる効果がある。

【0029】図 2 は本発明の第 2 の実施例に係る AFC 装置のブロック構成図である。21 は M 相位相変調された高周波信号を中間周波信号に変換する周波数変換器、22 は中間周波帯域通過フィルタ、23 は準同期検波型復調器、24 は発振周波数が中間周波信号の公称周波数にほぼ等しい固定発振器、20 は準同期検波型復調器 23 の直交位相検波器、25 は中間周波信号の周波数を M 通倍する M 通倍器、26 は M 通倍器 25 の出力信号の周

波数を $(M \times N)$ 分周する分周器、226 は固定発振器 24 の周波数を N 分周する分周器、27 は分周器 26 の出力信号と分周器 226 の出力信号との周波数差を検出する位相検波器、28 は位相検波器 27 からの出力信号を平均化するループフィルタ、29 は周波数変換器 21 に入力され、ループフィルタ 28 の出力電圧により発振周波数が制御される電圧制御発振器、200 は準同期検波型復調器 23 で復調されたデータの誤り率を検出する誤り率検出器、201 は誤り率検出器 200 で検出された誤り率情報を所定の基準値 A 、 B と比較する比較器、205 は電圧制御発振器 29 の発振周波数を強制スweepさせる掃引信号発生器、202 はマイクロプロセッサ、203 は D/A 変換器、206 は掃引信号発生器 205 の出力電圧と D/A 変換器 203 の出力電圧を加算する加算器、204 はループフィルタ 28 の出力電圧と加算器 206 の出力電圧を加算し、電圧制御発振器 29 に入力する加算器である。

【0030】以上のように構成された AFC 装置について、その動作を説明する。まず、 M 相位相変調された高周波信号は周波数変換器 21 により中間周波信号に変換され、中間周波帯域通過フィルタ 22 では中間周波信号以外の余分なスプリアス信号が除かれた後、準同期検波型復調器 23 に入力される。準同期検波型復調器 23 では、入力された中間周波信号を直交位相検波器 20 と該直交位相検波器 20 に入力される固定発振器 24 とでベースバンド信号に変換した後、データが復調される。しかし、中間周波信号の搬送波周波数が固定発振器 24 の周波数と大きくずれていると、準同期検波型復調器 23 では搬送波に対する位相同期がとれなくなり、正しくデータが復調されない。

【0031】一方、中間周波帯域通過フィルタ 22 を通過した中間周波信号は、 M 通倍器 25 に入力される。中間周波信号の周波数を M 通倍することにより、周波数が中間周波信号の搬送波周波数の M 倍で、 M 相位相変調成分が除去された無変調信号が得られる。更に、この無変調信号を分周器 26 で $(M \times N)$ 分周することにより中間周波信号の搬送波周波数の N 分の 1 の周波数を有する無変調信号が得られる。

【0032】一方、準同期検波型復調器 23 の固定発振器 24 の周波数を分周器 226 に入力することにより、周波数が固定発振器 24 の N 分の 1 の信号が得られる。そして、位相検波器 27 では、中間周波信号の搬送波周波数の N 分の 1 の周波数と、固定発振器 24 の発振周波数の N 分の 1 の周波数との周波数差が検出される。ループフィルタ 28 では位相検波器 27 の出力信号が平均化され、電圧制御発振器 29 に入力されて電圧制御発振器 29 の発振周波数が制御される。

【0033】ここで、分周器 26 の出力信号の周波数と分周器 226 の出力信号の周波数とが等しくなるように、すなわち、中間周波信号の搬送波周波数と固定発振

器 24 の発振周波数とが等しくなるように電圧制御発振器 29 の発振周波数はループフィルタ 28 を介して制御されるので、中間周波信号の搬送波周波数が AFC 制御ループの周波数引き込み範囲内では、準同期検波型復調器 23 に入力される中間周波信号の搬送波周波数と固定発振器 24 の発振周波数とは一致する。

【0034】但し、準同期検波型復調器 23 に入力される中間周波信号の搬送波周波数と固定発振器 24 の発振周波数とが一致するのは C/N 比が比較的高い場合であり、 C/N 比がある所定 C/N 値より低下すると、中間周波信号に含まれる雑音により分周器 26 による周波数の分周精度が劣化し、一般的には分周器 26 による出力信号の周波数は C/N 比が低下するに従い分周比 ($M \times N$) から単純計算される推定周波数より高い周波数を有する出力信号が得られる。従って、 C/N 比がある所定 C/N 値より低下するに従い中間周波信号の搬送波周波数と固定発振器 24 の発振周波数のずれは大きくなる。

【0035】準同期検波型復調器 23 に入力された中間周波信号は直交位相検波器 20 と固定発振器 24 とによりベースバンド信号に変換された後、データ復調される。復調データの誤りが誤り訂正復号器 (図示せず) で訂正される過程で、復調データの誤り率が誤り率検出器 200 で検出され、この検出された誤り率は誤り率情報として比較器 201 に送られる。比較器 201 では誤り率情報を所定の基準値 A および基準値 B と比較する。そして、例えばこの基準値 A を、AFC 制御されているにもかかわらず中間周波信号の搬送波周波数と固定発振器 24 の発振周波数のずれが大きくなり、準同期検波型復調器 23 の復調動作に問題が生じるような中間周波信号の C/N 比に対応する誤り率とする。この基準値 A を越える誤り率が比較器 201 で検出されれば C/N 比がある所定 C/N 値より低下したものと判断し、マイクロプロセッサ 202 に制御信号 A が送出される。

【0036】基準値 B は準同期検波型復調器 23 が正しくデータを復調していないときに誤り率検出器 200 で検出される誤り率とし、この基準値 B に相当する誤り率が比較器 201 で検出されれば、掃引制御信号を掃引信号発生器 205 に送出し、掃引信号発生器 205 では上記掃引制御信号に基づいて掃引信号を発生し、加算器 206 および加算器 204 を介して電圧制御発振器 29 の発振周波数を強制スweepさせる。もしも、初期状態で、中間周波信号の搬送波周波数が AFC 制御ループの周波数引き込み範囲外にあり、かつ、中間周波信号の搬送波周波数が固定発振器 24 の発振周波数と大きくずれていると、準同期検波型復調器 23 では搬送波に対する位相同期がとれなくなり、正しくデータが復調されない。この時には比較器 201 から掃引制御信号が掃引信号発生器 205 に送出され、掃引信号発生器 205 では上記掃引制御信号に基づいて掃引信号を発生し、加算器 206、204 を介して電圧制御発振器 29 の発振周波

数を強制スweepさせ、準同期検波型復調器 23 内で中間周波信号の搬送波に対する位相同期がとれて、正しくデータが復調されるまで電圧制御発振器 29 の発振周波数を強制スweepさせる。

【0037】マイクロプロセッサ 202 では、 C/N 比が比較的高く比較器 201 から制御信号 A が送出されていない間は、ループフィルタ 28 の出力電圧値を定期的に更新しながら保存しておく。そして、 C/N 比が低下し制御信号 A が観測されると、 C/N 比が比較的高いときに保存してあったループフィルタ 28 の出力電圧値 V_1 と C/N 比が低下し制御信号 A が観測されているときのループフィルタ 28 の出力電圧値 V_2 との差電圧値 $V_3 (=V_1 - V_2)$ を計算し、その差電圧値 V_3 を D/A 変換器 203 を介して加算器 204 に入力する。加算器 204 ではループフィルタ 28 の出力電圧値 V_2 に加えて差電圧値 $V_3 (=V_1 - V_2)$ が加算され、電圧制御発振器 29 には電圧値 V_1 が印加される。従って、電圧制御発振器 29 には、中間周波信号の C/N 比が低下しても常に C/N 比の高いときのループフィルタ 28 の出力電圧が印加されることとなり、中間周波信号の C/N 比の低下に伴う中間周波信号の搬送波周波数と固定発振器 24 の発振周波数のずれが大きくなるのを防止する。

【0038】以上のように、第 2 の実施例によれば、M 相位相変調された高周波信号の搬送波周波数が公称周波数からドリフトしているとしても準同期検波型復調器 23 の固定発振器 24 の発振周波数を基準にして M 相位相変調された中間周波信号の搬送波周波数が安定化されるため、準同期検波型復調器 23 に入力される中間周波信号の搬送波周波数と固定発振器 24 の発振周波数とは一致し、準同期検波型復調器 23 の復調動作は極めて安定化される。

【0039】しかも、中間周波信号の C/N 比が低下し、分周器 26 の分周精度が劣化しても、中間周波信号の搬送波周波数と固定発振器 24 の発振周波数とはほぼ一致するように制御されるので、準同期検波型復調器 23 の復調動作の安定性が低 C/N 時においても維持される。

【0040】また、中間周波信号の C/N 比の急激で極端な低下により、準同期検波型復調器 23 の正常な復調動作が一時停止し、その後中間周波信号の C/N 比が快復するような状態が発生するような場合でも、電圧制御発振器 29 の低 C/N 時での発振周波数は C/N 比が高いときの発振周波数にほぼ近い状態に保持されているため、準同期検波型復調器 23 の復調動作の快復時間を早くできる。

【0041】更に、準同期検波型復調器 23 に入力される中間周波信号の搬送波周波数は、常に固定発振器 24 の発振周波数と一致するように AFC 制御されるので、固定発振器 24 の発振周波数の精度および安定度を厳し

くする必要がなくなると同時に、中間周波信号の搬送波周波数を高くしたとしても、それに比例して固定発振器 24 の発振周波数の精度および安定度を厳しくする必要がない。

【0042】しかも、一つの固定発振器 24 で AFC 制御の基準周波数としての機能と直交位相検波器 20 に入力される局部発振器としての機能を兼ねているので、従来例のような基準発振器を省略できる効果がある。また、比較器 201 により誤り率を基準値 B と比較し、掃引信号を出力する掃引信号発生器 205 を設けることにより、AFC の引き込み範囲を拡大することができる。

【0043】図 3 は本発明の第 3 の実施例に係る AFC 装置のブロック構成図であり、特に、図 2 の実施例における準同期検波型復調器 23 での掃引制御信号の送出方法に関する図である。33 は準同期検波型復調器、34 は固定発振器、30 は直交位相検波器、300 は準同期検波型復調器 33 で復調されたデータの誤り率を検出する誤り率検出器、301 は誤り率検出器 300 で検出された誤り率情報を所定の基準値 A と比較する比較器、310 は準同期検波型復調器 33 の位相同期ループ回路、311 は位相同期ループ回路 310 から出力される位相誤差信号に基づいて、準同期検波型復調器 33 が正しくデータを復調しているか否かを判定する同期判定器である。

【0044】以上のように構成された AFC 装置の動作について説明する。準同期検波型復調器 33 に入力された中間周波信号は直交位相検波器 30 と固定発振器 34 とで I 軸と Q 軸のベースバンド信号に変換される。このベースバンド信号には、中間周波信号の搬送波の周波数・位相と固定発振器 34 の周波数・位相との誤差（周波数誤差および位相誤差）が含まれており、これらの誤差をベースバンド信号から除去する回路が準同期検波型復調器 33 には一般的に含まれている。そして、位相誤差を除去する回路が位相同期ループ回路 310 である。

【0045】従って、位相同期ループ回路 310 には位相検波器（図示せず）が含まれており、この位相検波器で位相誤差が検出され、この位相誤差はループフィルタ（図示せず）で平均化されて位相誤差信号として同期判定器 311 に提供される。同期判定器 311 では、提供された位相誤差信号に基づいて、位相同期ループ回路 310 でベースバンド信号から位相誤差が除去されているかどうか、すなわち位相同期ループ回路 310 が同期しているか否かを判定し、位相誤差信号がある基準レベルを越えている場合には位相同期ループ回路 310 が同期していないものと判断されるので、準同期検波型復調器 33 も正しくデータを復調していないものと判定し、掃引信号発生器 205 に掃引制御信号を送出する。

【0046】一方、位相同期ループ回路 310 が同期している場合、誤り率検出器 300 で復調データの誤り率を検出し、この誤り率情報を基準値 A と比較する。この

基準値 A を越える誤り率が比較器 301 で検出されれば C/N 比がある所定 C/N 値より低下したものと判断し、マイクロプロセッサ 202 に制御信号 A を送出する動作は図 2 の実施例と同じである。

【0047】以上のように、第 3 の実施例によれば、第 2 の実施例の効果に加えて、位相同期ループ回路 310 による同期検出は検出時間が早いので、準同期検波型復調器 33 の同期確立時間が短縮化される。

【0048】

【発明の効果】以上のように、本発明によれば次の効果が発揮される。

【0049】（1）準同期検波型復調器の固定発振器の発振周波数を基準として、M 相位相変調された中間周波信号の搬送波周波数が安定化されるので、準同期検波型復調器の復調動作が極めて安定化される。

【0050】（2）中間周波信号の搬送波周波数と準同期検波型復調器の固定発振器の発振周波数とが一致するように AFC 制御されるので、固定発振器に要求される周波数精度や周波数安定度は厳しくなくてもよい。

【0051】（3）中間周波信号の C/N 比が低下し、分周器の分周精度が劣化しても、中間周波信号の搬送波周波数と固定発振器の発振周波数とはほぼ一致するように制御されるので、準同期検波型復調器の復調動作の安定性が低 C/N 時においても維持される。

【0052】（4）中間周波信号の C/N 比の急激で極端な低下により、準同期検波型復調器の正常な復調動作が一時停止し、その後中間周波信号の C/N 比が快復するような状態が発生するような場合でも、電圧制御発振器の低 C/N 時の発振周波数は C/N 比が高いときの発振周波数にほぼ近い状態に保持されているため、準同期検波型復調器の復調動作の快復時間を早くできる。

【0053】（5）準同期検波型復調器の固定発振器が基準となっているので基準発振器を省略することができる。

【0054】（6）比較器や同期判定器から掃引制御信号を送出し、電圧制御発振器の中心周波数を掃引する掃引信号発生器を設けることにより、AFC の引き込み範囲を拡大することができる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施例における AFC 装置のブロック図

【図 2】本発明の第 2 の実施例における AFC 装置のブロック図

【図 3】本発明の第 3 の実施例における AFC 装置を示し、特に図 2 の実施例での掃引制御信号の送出方法を示す図

【図 4】従来例における AFC 装置のブロック図

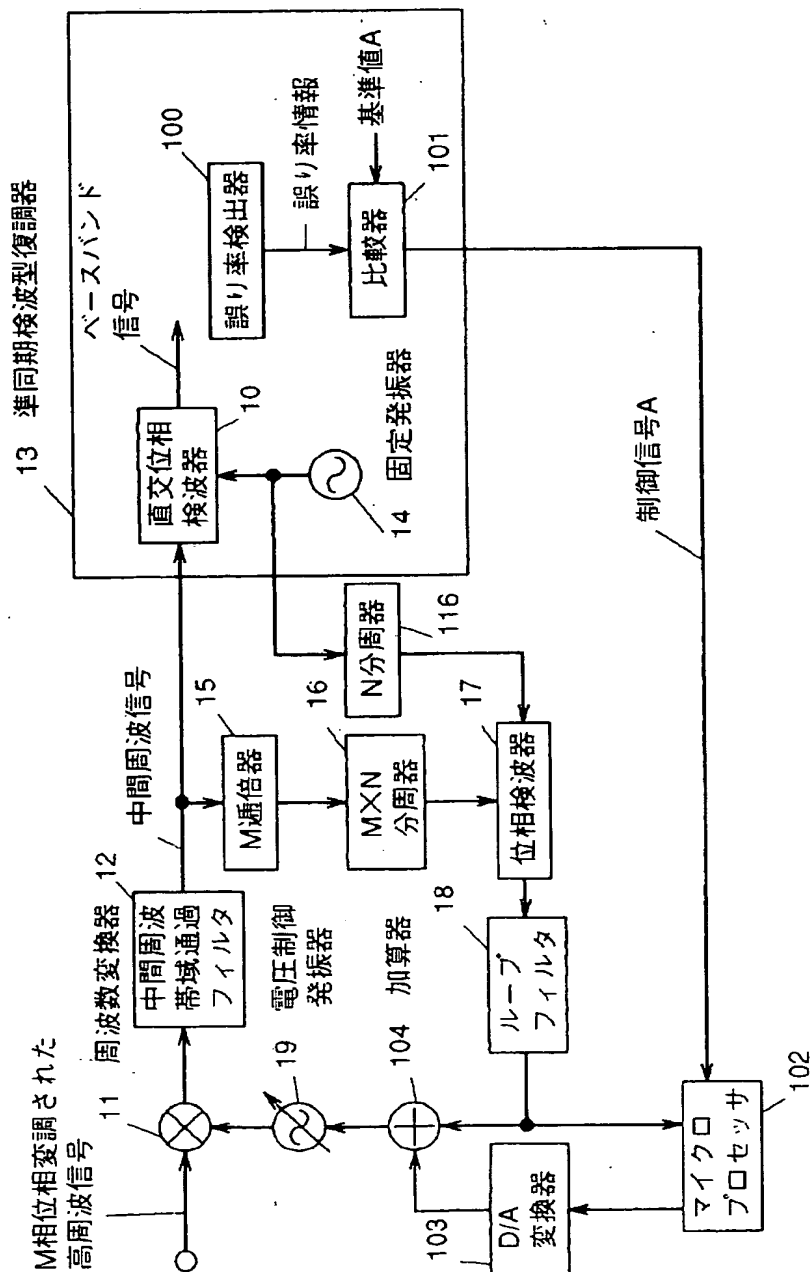
【符号の説明】

10、20、30 直交位相検波器

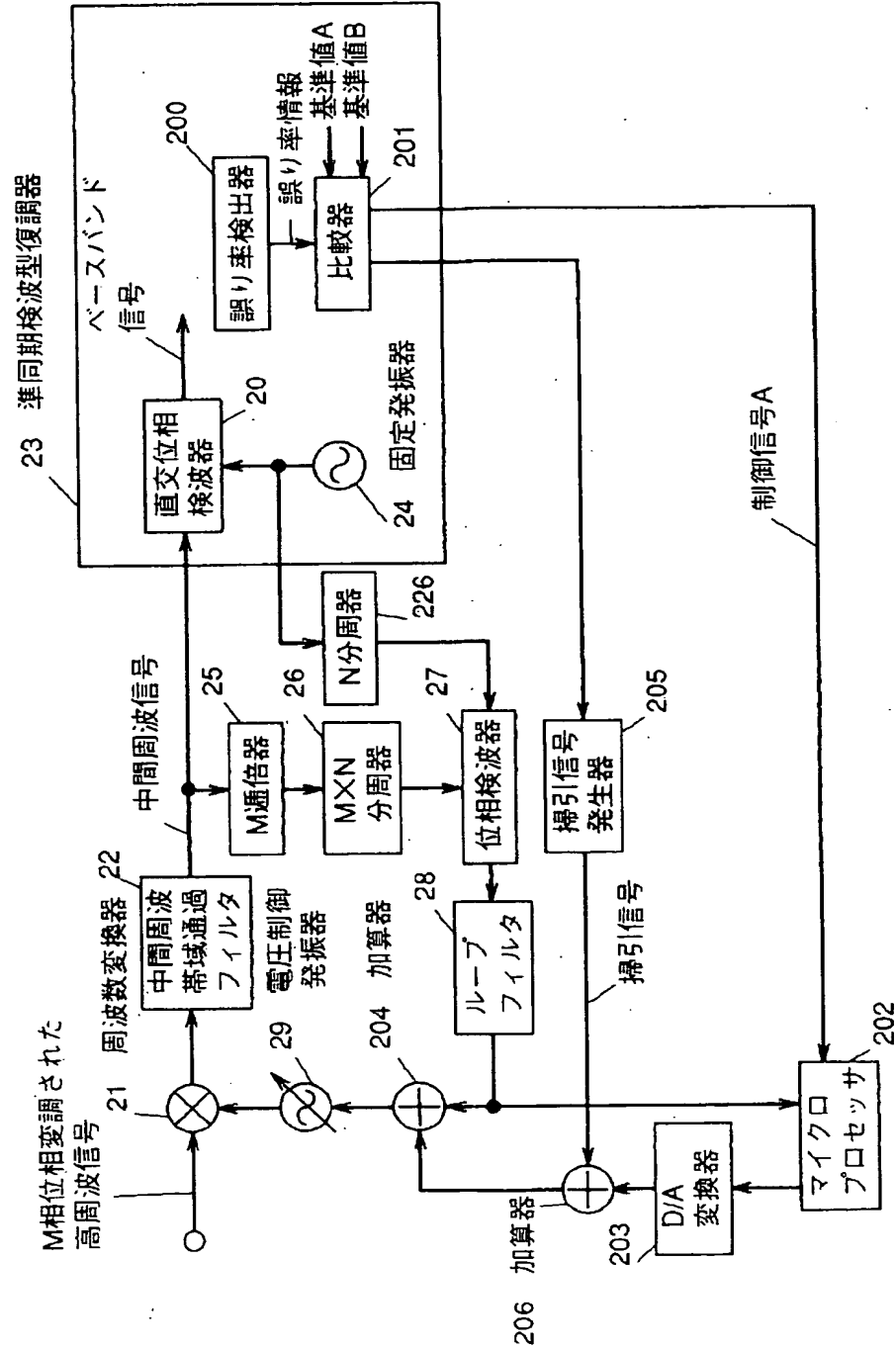
11、21 周波数変換器

- | | | | |
|---------------|--------------|-------------|-----------|
| 12、22 | 中間周波帯域通過フィルタ | 100、200、300 | 誤り率検出器 |
| 13、23、33 | 準同期検波型復調器 | 101、201、301 | 比較器 |
| 14、24、34 | 固定発振器 | 102、202 | マイクロプロセッサ |
| 15、25 | M通倍器 | 103、203 | D/A変換器 |
| 16、26、116、226 | 分周器 | 104、204、206 | 加算器 |
| 17、27 | 位相検波器 | 205 | 掃引信号発生器 |
| 18、28 | ループフィルタ | 310 | 位相同期ループ回路 |
| 19、29 | 電圧制御発振器 | 311 | 同期判定器 |

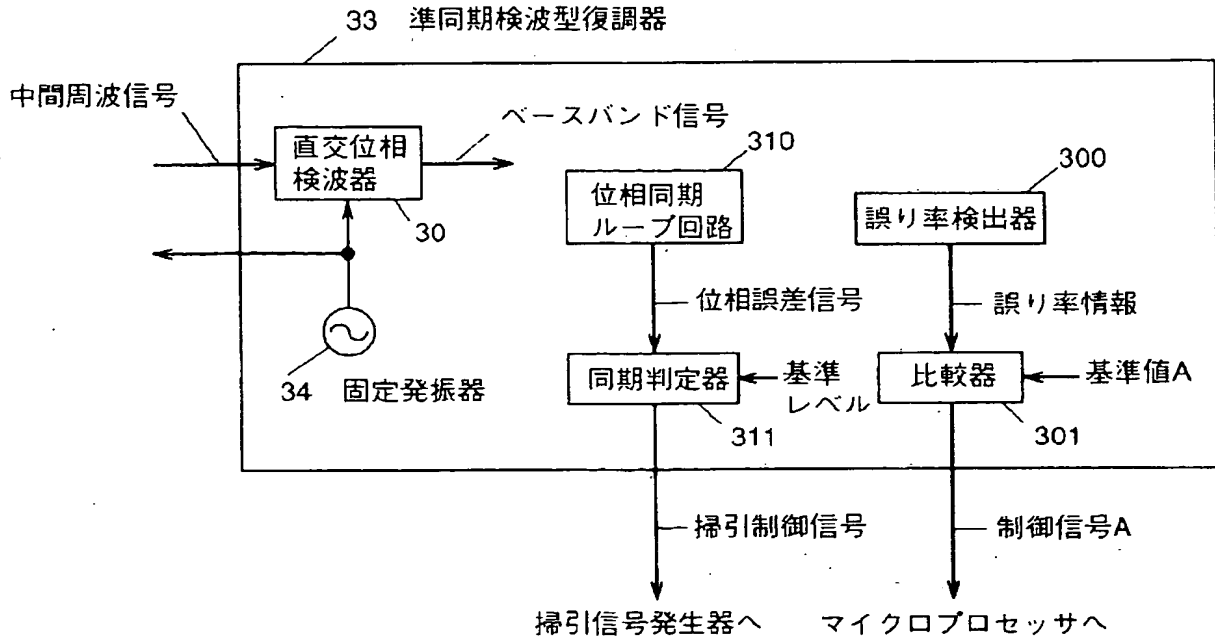
【図1】



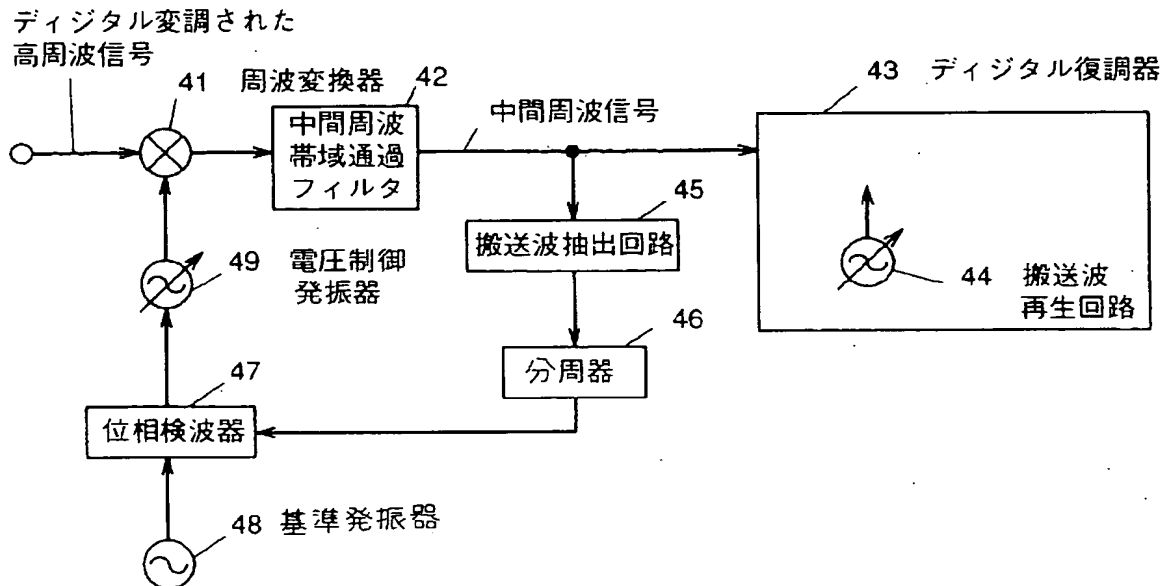
【図 2】



【図3】



【図4】



フロントページの続き

(72)発明者 加藤 久也

大阪府門真市大字門真1006番地 松下電器
産業株式会社内